



事例紹介：
Simulinkモデル設計の
航空向けFPGAシステムへの応用

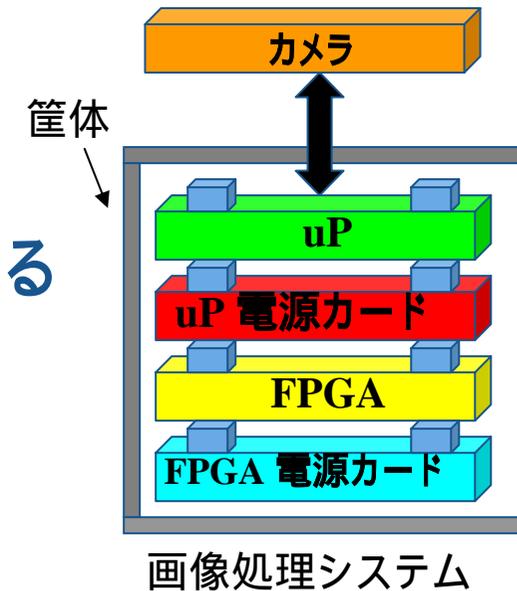


株式会社アイダックス

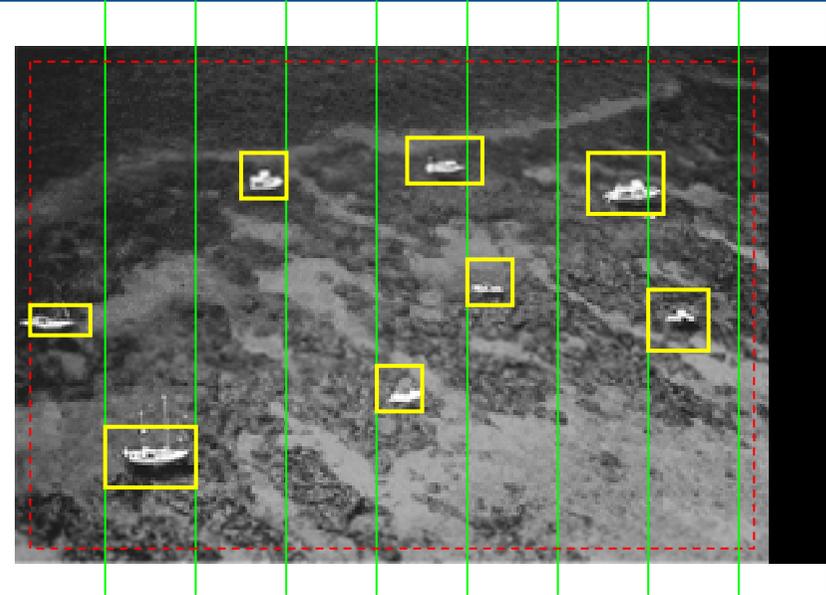


- » 防衛研究の航空向けFPGAシステムの設計事例を解説
- » PC104+をベースとした既存システムを置き換えるプロジェクト
- » 熟練したFPGA設計者が複数の設計を多忙に担当している
- » カスタム仕様のハード開発は長期間となり現実的ではない状況
- » 6ヶ月の期間内に機能を移植し、出荷する過密なスケジュール
- » 設計者のスキルについての問題点
 - » DSP(デジタル信号処理)の設計者はFPGAのプログラマーではない
 - » ハードウェアのエンジニアはDSPのエキスパートではない

- » ターゲット検出の処理をアップグレードする
- » 従来はCPUで全て処理を行う
 - » PC-104+ ベースのCPUボードと電源ボード
 - » 11Mピクセル画像を9秒で処理
 - » 画像のフィルタ処理の負荷が高い
- » 新設計ではFPGAベースシステムに移行する
 - » メインの処理タスクのFPGAに移植する部分を抽出
 - » CPUの動作温度を低く抑えて処理
 - » 消費電流の増加はない
 - » 同じ11Mピクセル画像を1秒以内に処理
 - » 処理結果は同等以上の性能
- » Nallatech社のPC-104+ベースのFPGAボードと電源カードを提案



- » カメラからの画像データをプロセッサが受け取る
- » FPGAとプロセッサ間で分担して検出処理を行う
- » 検出された領域イメージをFPGAに転送して処理する



- » 様々なマスキングやフィルタ処理をイメージに対して行い検出アルゴリズムを実行して行く
- » FPGAから結果を読み出す
- » 全ての領域イメージに対して繰り返す
- » 後処理のために検出したテーブルを作成する

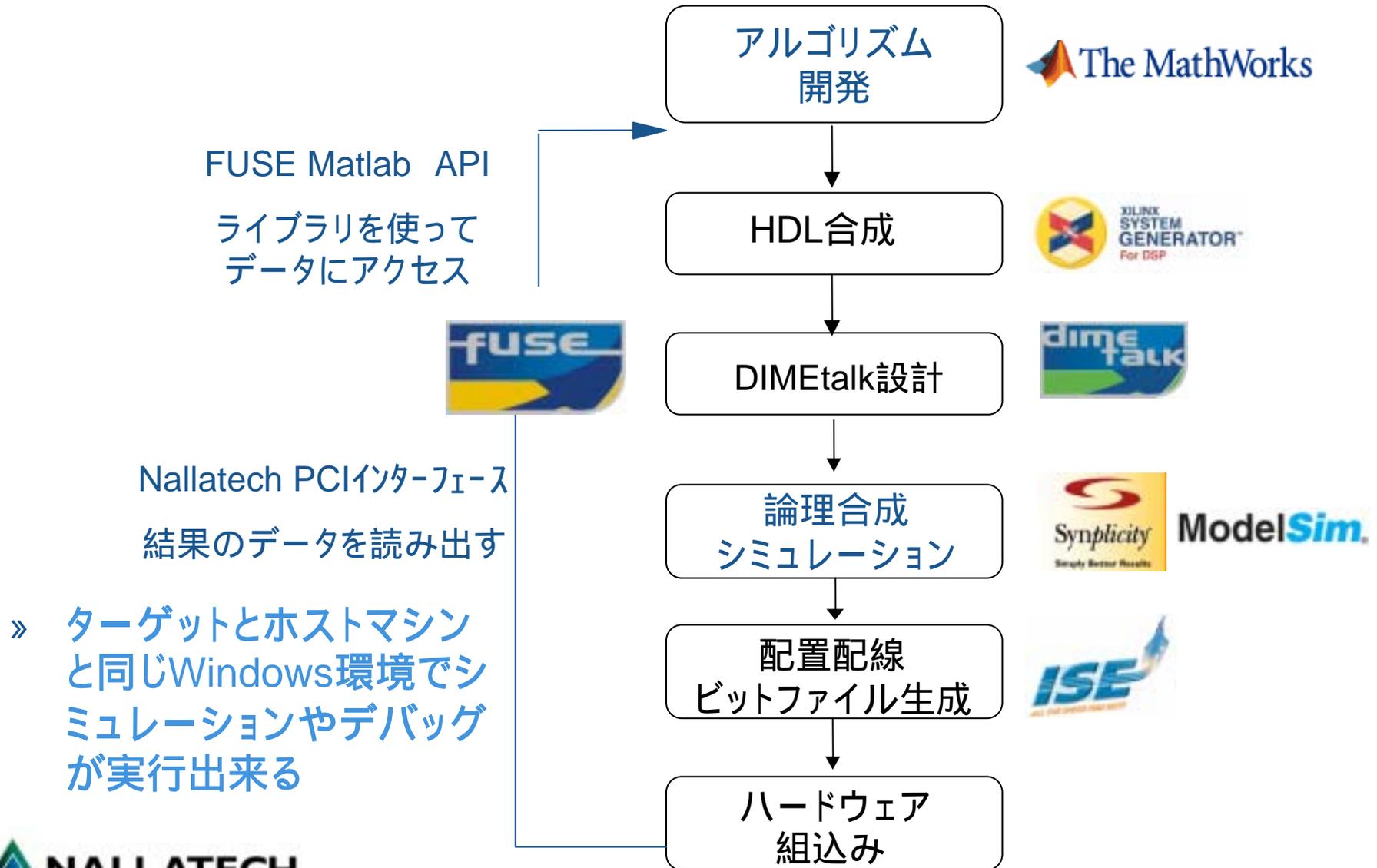
設計手順



- » 既存のC言語のプログラムを Matlab/Simulinkモデルに変換
- » Xilinx/SystemGeneratorが FPGAロジックを出力
- » Nallatech/DIMEtalkがFPGAロジックを簡単に取り込む
- » 論理合成以降は従来のデバッグ方式と同様に進められる



設計手順



アルゴリズム性能向上



- » FPGA単体での計算速度 **30倍以上高速**
- » FPGAとプロセッサ合計の処理時間： 350ms
 - » 以前のプロセッサのみの処理時間： 9秒
- » アルゴリズムの性能向上

	検出率 > 90% 要求仕様	アラーム警告失敗率 1%未満
以前のシステム	73%	74%
FPGAシステム	91%	5%

- » 電源効率の改善
 - » CPU使用率の低減により低温で動作
 - » システムの搭載電源の容量に余裕
 - » FPGAは全体の48%の電源使用率



- » 6ヶ月の短期間でプロジェクトを完成
 - » FPGA移植、検証(HDL DP, DIMEtalk, FUSE) :2ヶ月
 - » 最適化と出荷調整: 1ヶ月
 - » **2日間でFUSEライブラリによるFPGAへのデータ転送プログラム完成
- » わずか3人のエンジニアで構築！
- » 開発期間、要求仕様、予算を満足した
- » NallatechのFUSE & DIMEtalkソフトウェアの効果を認識
- » 社内ではサクセスストーリーのプロジェクトとなった



www.nallatech.com

お問い合わせは:

株式会社アイダックス

営業技術部 戸部英彦

〒167-0053

東京都杉並区西荻南 2-6-15

サンパレス土方 2F

TEL : 03-6762-1210

FAX : 03-6762-1211

Email : hidehiko@idaqs.jp

WEB : <http://www.idaqs.jp>

