



Virtex-4の応用事例： DSPやHPCに新潮流

Nallatech High Performance Computing

株式会社アイダックス
営業技術部 戸部英彦



2007.01.10

- » 1993年設立、本社：英国グラスゴー
- » FPGAシステムの提供ではトップレベルの企業
- » ワールドワイドで2500を超える納入実績、70名の従業員
- » 実績のある分野
 - » 防衛産業
 - » 航空宇宙産業： 無人探査機の画像処理
 - » 通信産業： ソフトウェア無線
 - » 科学技術計算： 流体解析、バイオ
- » IBMと提携しHigh Performance Computingの
新たな分野に製品展開を開始

グローバル拠点



ワールドワイド カスタマー

CISCO SYSTEMS

CSIRO

DSO

HITACHI

SONY

TEL

Agilent Technologies

THE AEROSPACE CORPORATION

argon ST

BAE SYSTEMS

Bell Bell Aerospace & Technologies Corp.

BOEING

Booz | Allen | Hamilton
delivering results that endure

CISCO SYSTEMS

DRA
Defense Research Associates Inc.

GENERAL DYNAMICS

ITT Industries
Engineered for life

LOCKHEED MARTIN

GE

hp invent

HARRIS

Honeywell

HUGHES NETWORK SYSTEMS

Kodak

communications

MOTOROLA

NASA NATIONAL AERONAUTICS AND SPACE ADMINISTRATION

NOKIA | NORTEL

QUALCOMM

NORTHROP GRUMMAN

Raytheon

Sandia National Laboratories

SAIC

Sage N

Sun microsystems

TEXAS INSTRUMENTS

XILINX
The Programmable Logic Company™

ALCATEL

BAE SYSTEMS

Canon

[dstl]

EADS SPACE

EADS

ELEKTROBIT

ERICSSON

Filtronic

HITACHI

MBDA
MISSILE SYSTEMS

NOKIA | PHILIPS

Powerwave technologies

PRIMARY image

QinetiQ

rfel rfengines limited

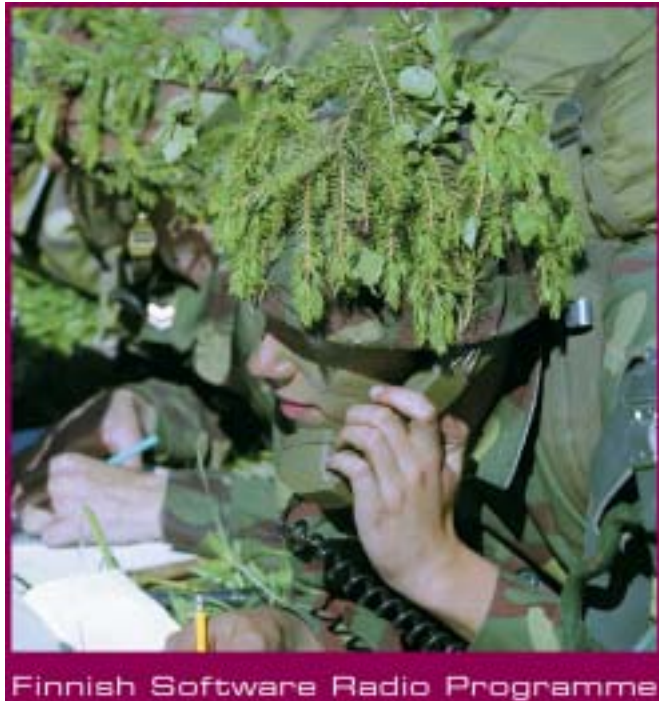
Saab Ericsson Space

SONY

STMicroelectronics **ST**

THALES

XILINX
The Programmable Logic Company™



ソフトウェア無線：フィンランド防衛関係

- ・ SDR研究プラットフォームにて採用
- ・ 広帯域通信
- ・ アダプティブ・アレイアンテナ



画像処理：無人探査機アプリケーション

- 単精度浮動小数点演算
- PCでの処理から 60 倍の性能UP
- 36GigaFLOPSと20GigaOPSを達成
- XEONシステムよりも1/200の消費電源





重力シミュレーション

- N-Body計算
- 単精度浮動小数点演算
- 20GigaFLOPSの連続処理を達成
- 2.4GHz Pentium4よりも100倍の高速処理





地質調査

- キルヒホッフアルゴリズム
- 単精度浮動小数点演算
- 2.0GHz Pentium4よりも64倍の高速処理
- 1/200の電力削減

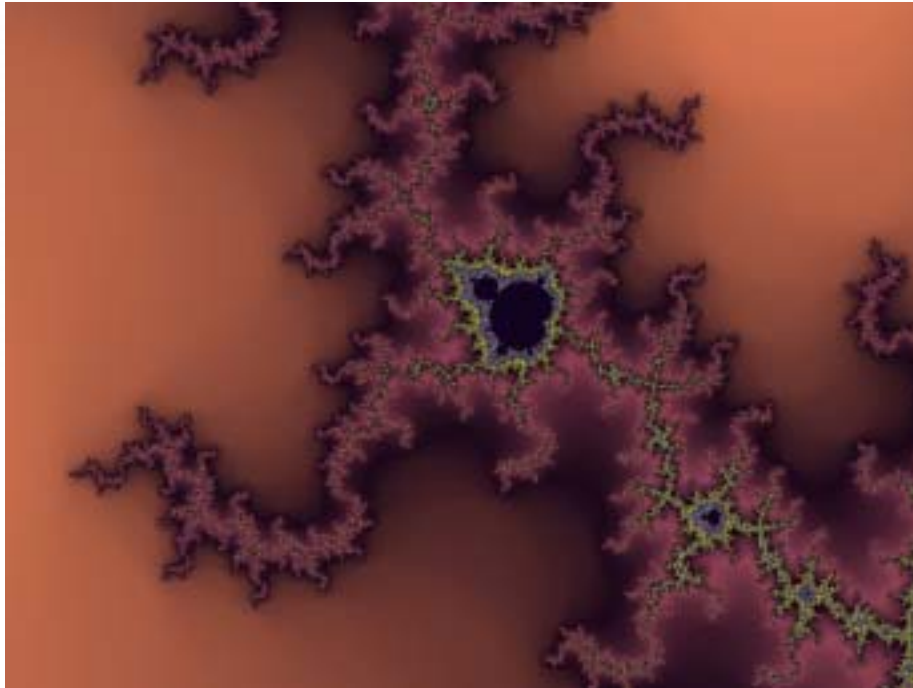




バイオ・インフォマティクス

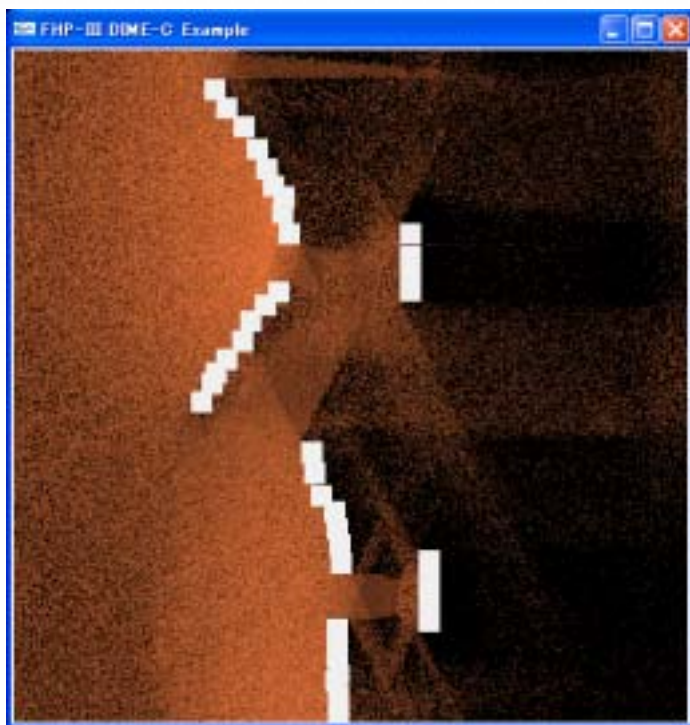
- Smith-Watermanアルゴリズム
- SunFIRE 280Rより155倍の高速処理





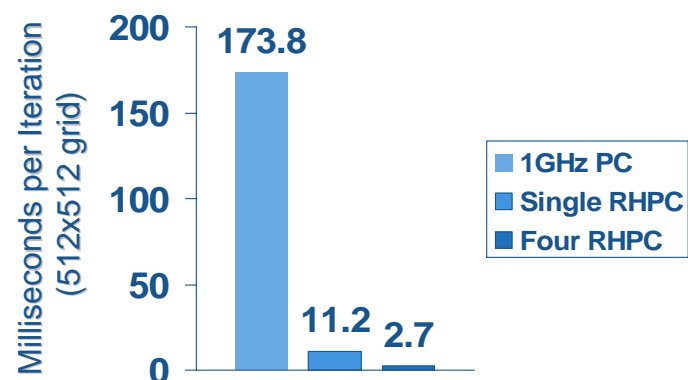
フラクタル画像

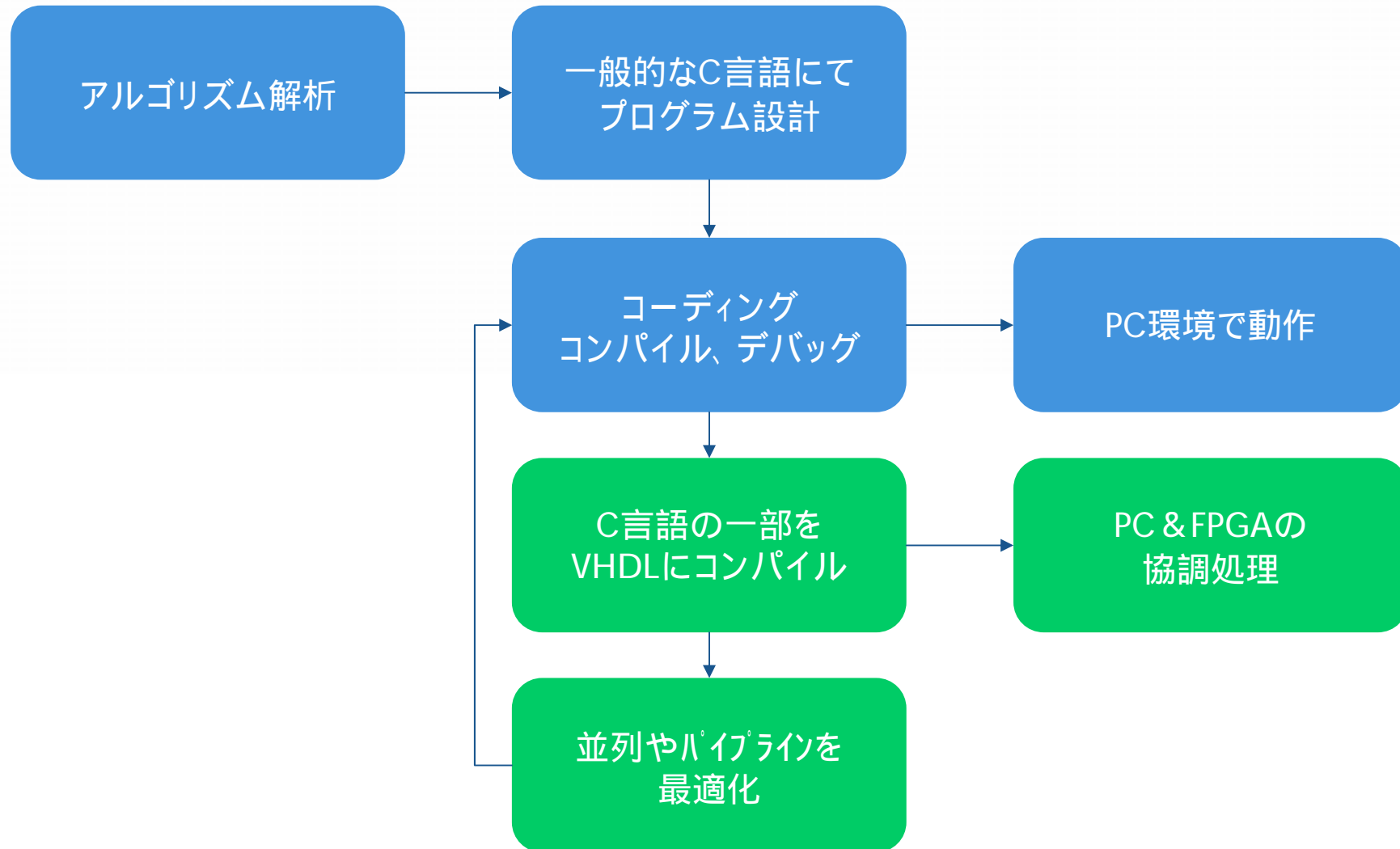
- Mandelbrot アルゴリズム
- デモの例では
CPUでの0.3GFLOPSから
FPGAで10GFLOPSに向上



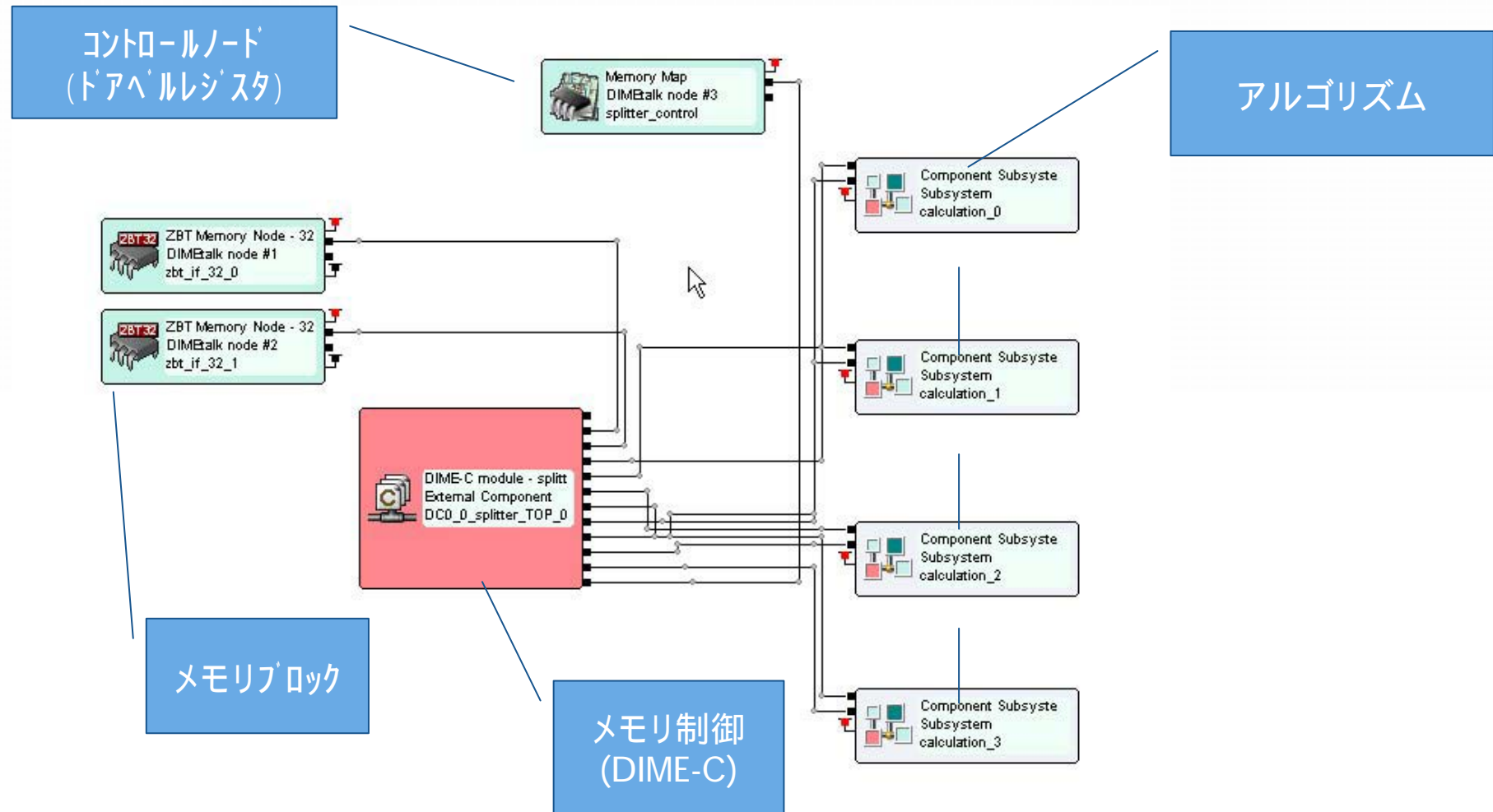
流体力学

- ・ 格子ガスモデル
- ・ この例では
CPUでの173.8msecから
FPGAで最大2.7msecに向上
- ・ 4日の短期間で動作

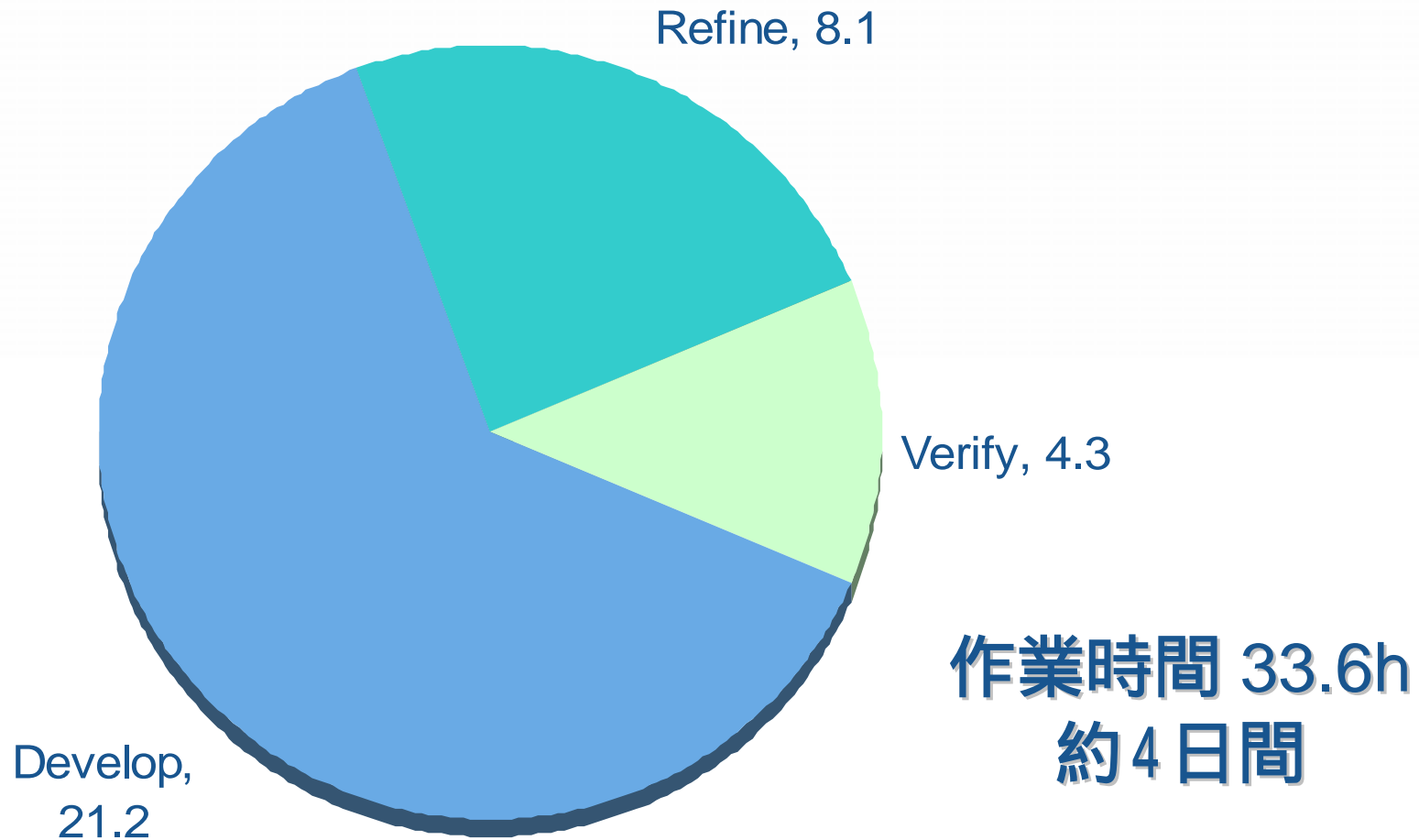




開発手順: Step4



配線はDIMETalkで接続するのみ



Nallatech社の3つの製品



DIME-IIはモジュールの名称

- ・多様な機能: Memory, I/F, Analog, Video
- ・Mother Boardにて各種規格を用意
PCI, cPCI, VME, PC-104が
お客様の既存システムに対応
- ・コア電圧を変更し、最新デバイスに対応



FUSEはドライバの名称

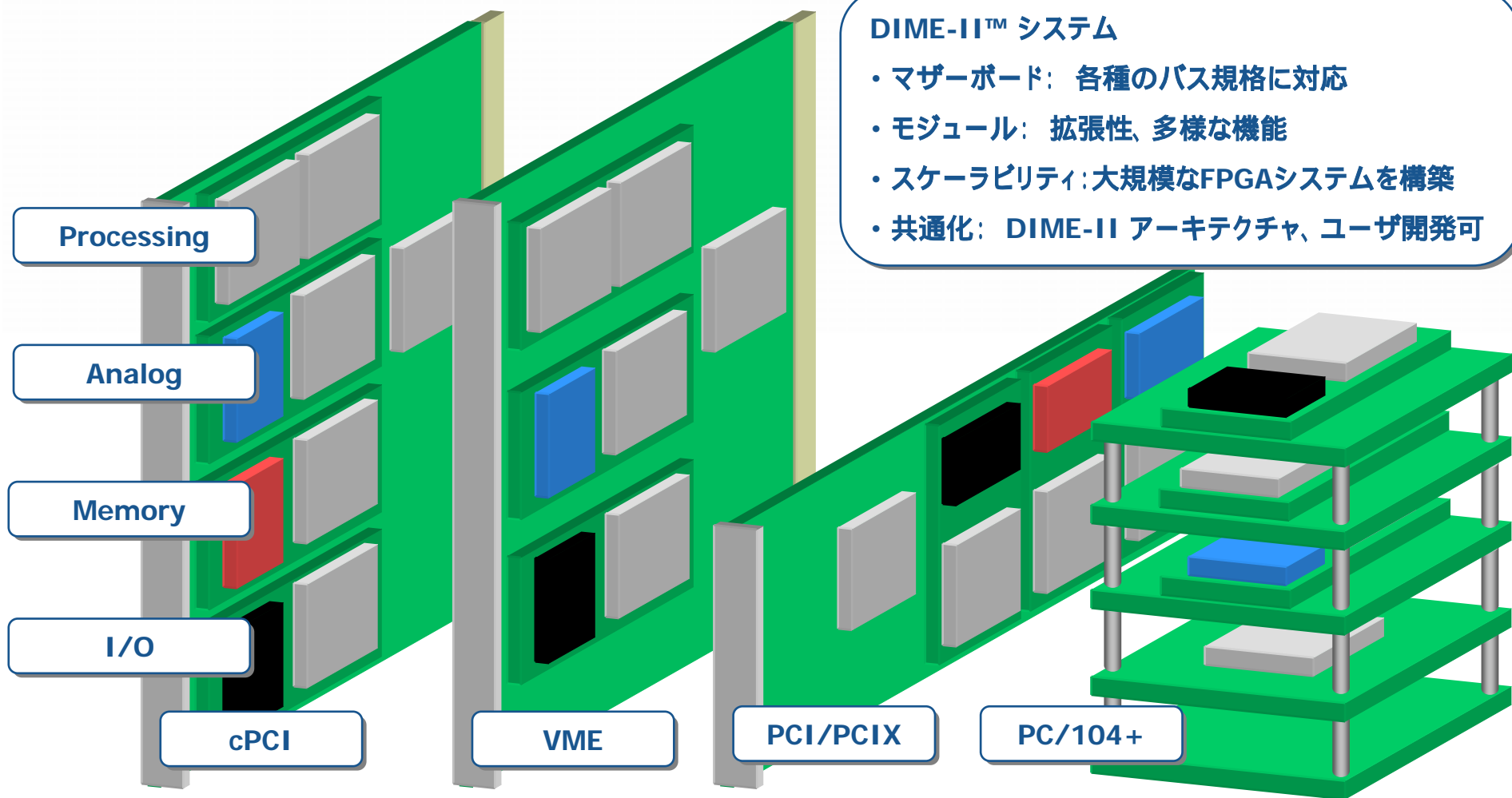
- ・Windows, Linux, VxWorks, Matlabに対応
FPGAからのデータをOSに引き渡す



DIME-talkは統合ツールの名称

- ・複雑なFPGA内部、外部のデータ転送を
ネットワーク化して簡単に転送
- ・機能分割も簡単に実現
- ・サードベンダーのツールを統合する

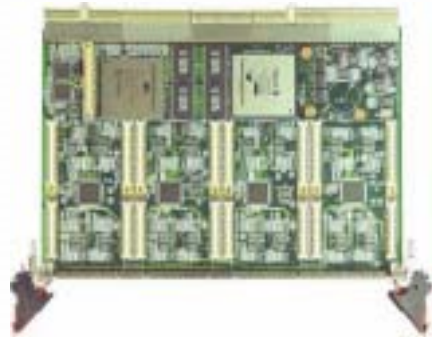
DIME-II アーキテクチャ



DIME-II™ システム

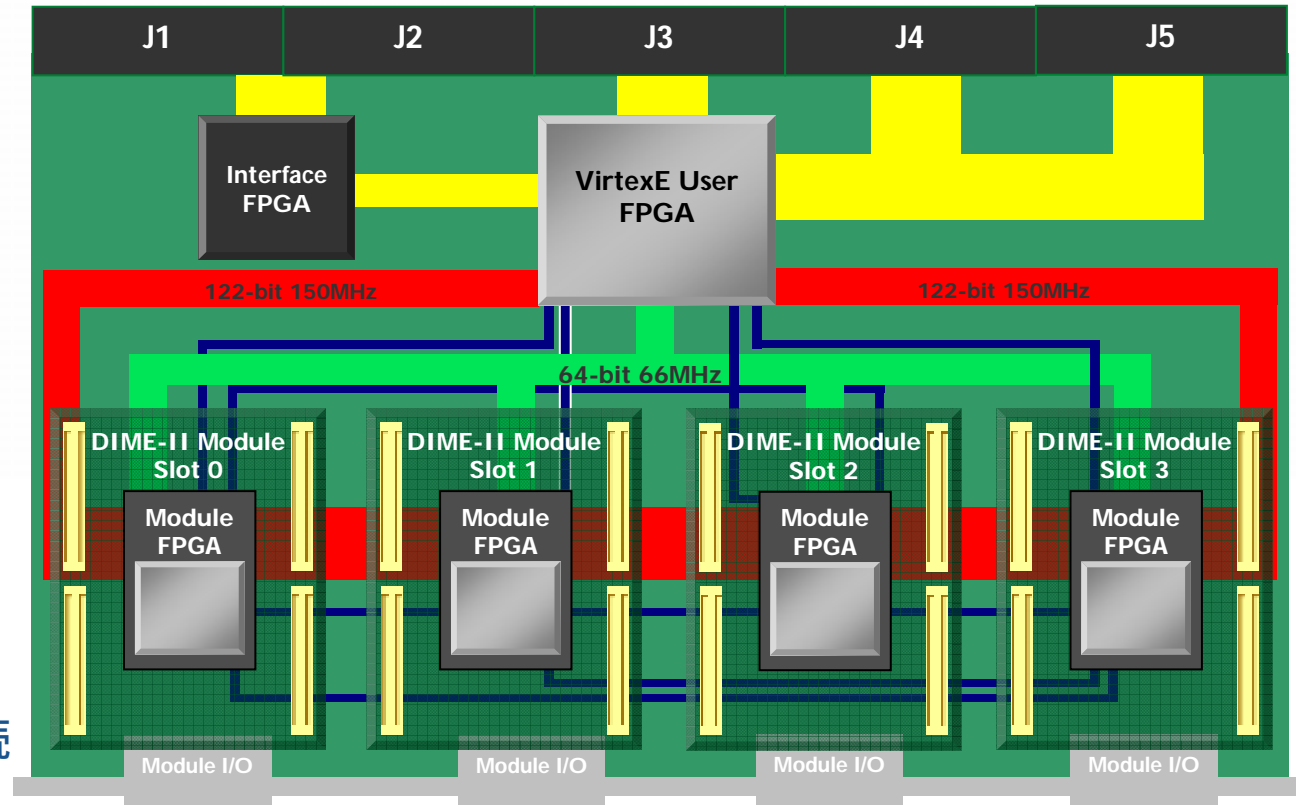
- ・ マザーボード: 各種のバス規格に対応
- ・ モジュール: 拡張性、多様な機能
- ・ スケーラビリティ: 大規模なFPGAシステムを構築
- ・ 共通化: DIME-II アーキテクチャ、ユーザ開発可

Compact PCI マザーボード - BenERA



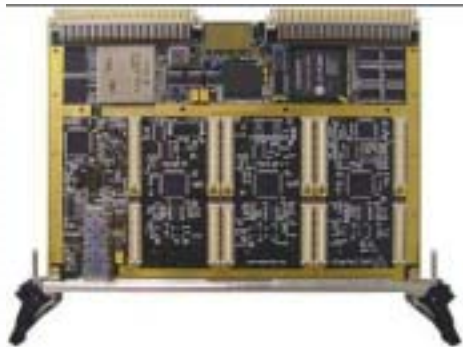
BenERA

- »XCV1000E-2000E
- »4モジュールスロット
- »32/64-bit PCI
- »249bitのIOピンをJ3/4/5のバックプレーンに接続



	Local Bus and GPIO – 64+21 bits / 66MHz
	P-Links – 12 bits / 100MHz
	Adjacent Bus – 122 bits / 100-166MHz

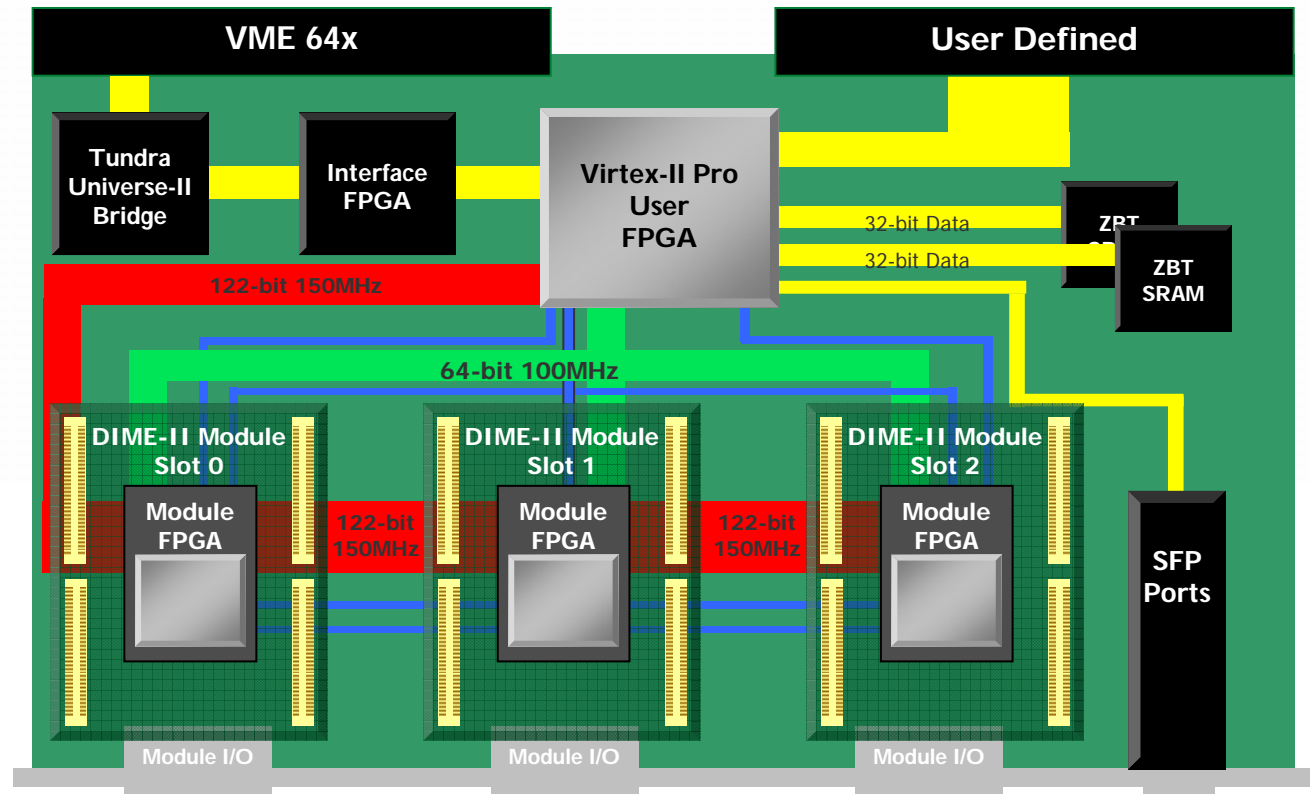
VME マザーボード BenNUEY-VME



BenNUEY-VME

- » 2VP50 FPGA
- » 3 モジュールスロット
- » 16MBytes ZBT SRAM
- » 2SFPポート

Giga-Ethernet
Infiniband



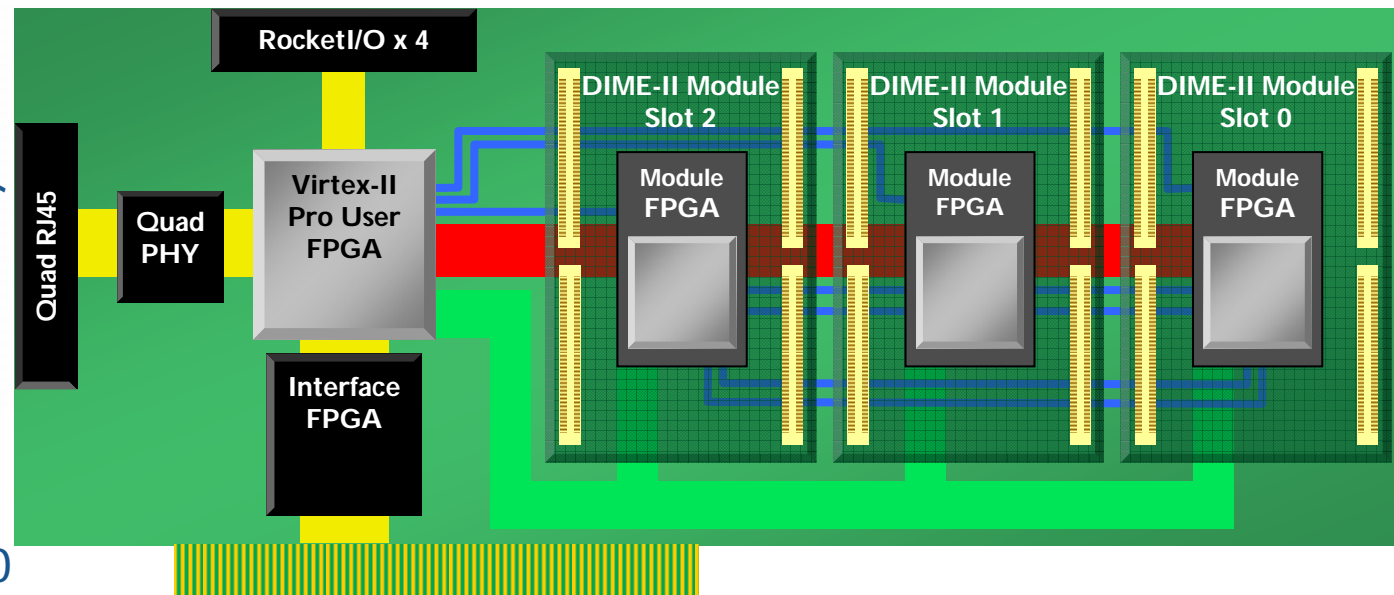
	Local Bus and GPIO – 64+21 bits / 66MHz
	P-Links – 12 bits / 100MHz
	Adjacent Bus – 122 bits / 100-166MHz

PCI マザーボード

BenNUEY-PCI/BenNUEY-4E

BenNUEY-PCI

- » XC2V3000-
XC2V8000
- » 3モジュールスロット
- » 32/64-bit PCI
- » 64-bit LVDS SCSI



BenNUEY-4E

- » XC2VP20-XC2VP50
- » 4 Gイーサネットポート
- » 4 Rocket IOポート



	Local Bus and GPIO – 64+21 bits / 66MHz
	P-Links – 12 bits / 100MHz
	Adjacent Bus – 122 bits / 100-166MHz

新製品

BenNUEY-PCI-X マザーボード



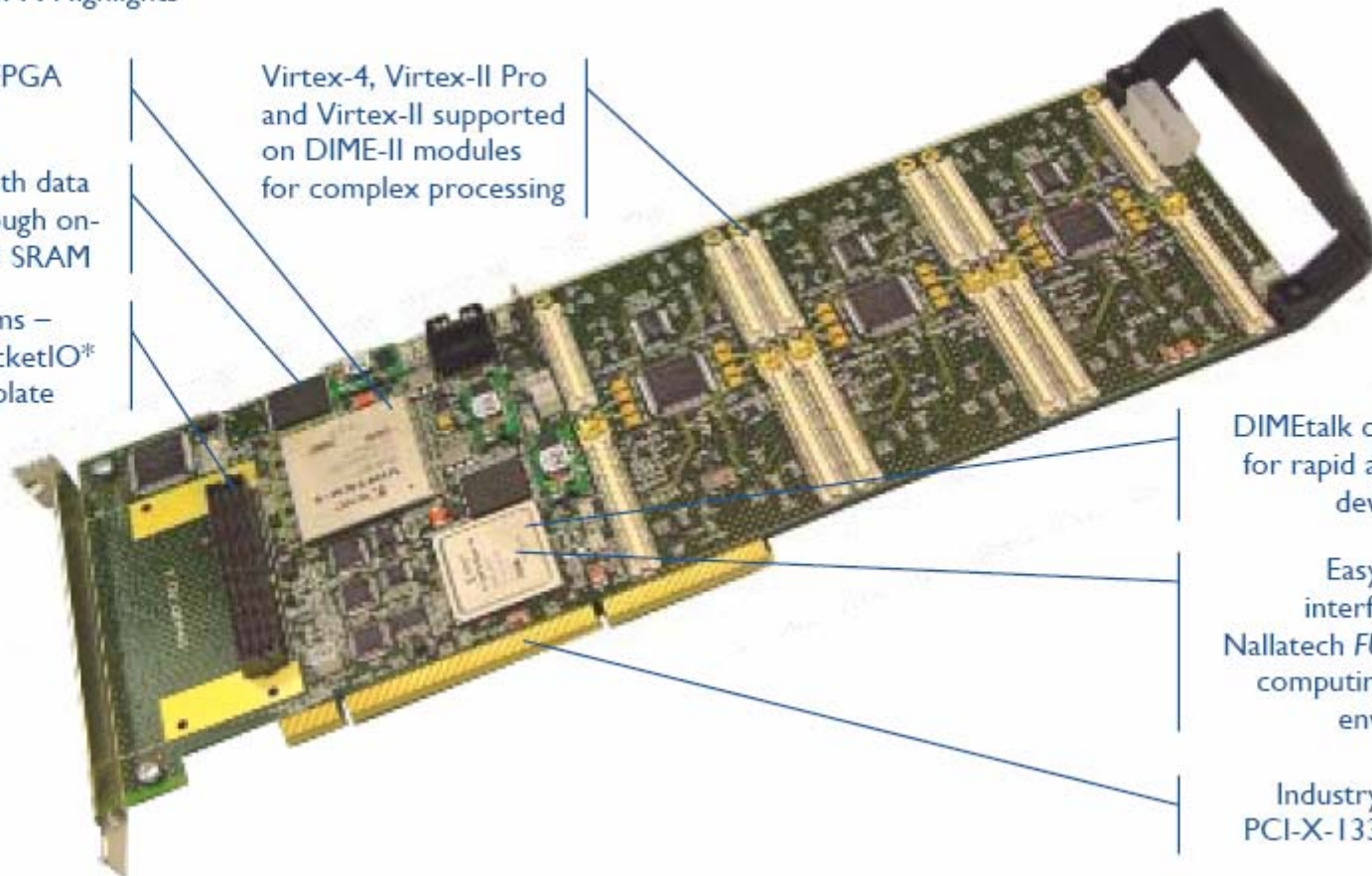
BenNUEY-PCI-X Highlights

Virtex-4 FX FPGA Processor

High bandwidth data buffering through on-board DDR-II SRAM

System Comms – Digital or RocketIO* via PCI back-plate

Virtex-4, Virtex-II Pro and Virtex-II supported on DIME-II modules for complex processing



DIMETalk compatible for rapid application development

Easy software interfacing with Nallatech FUSE FPGA computing runtime environment

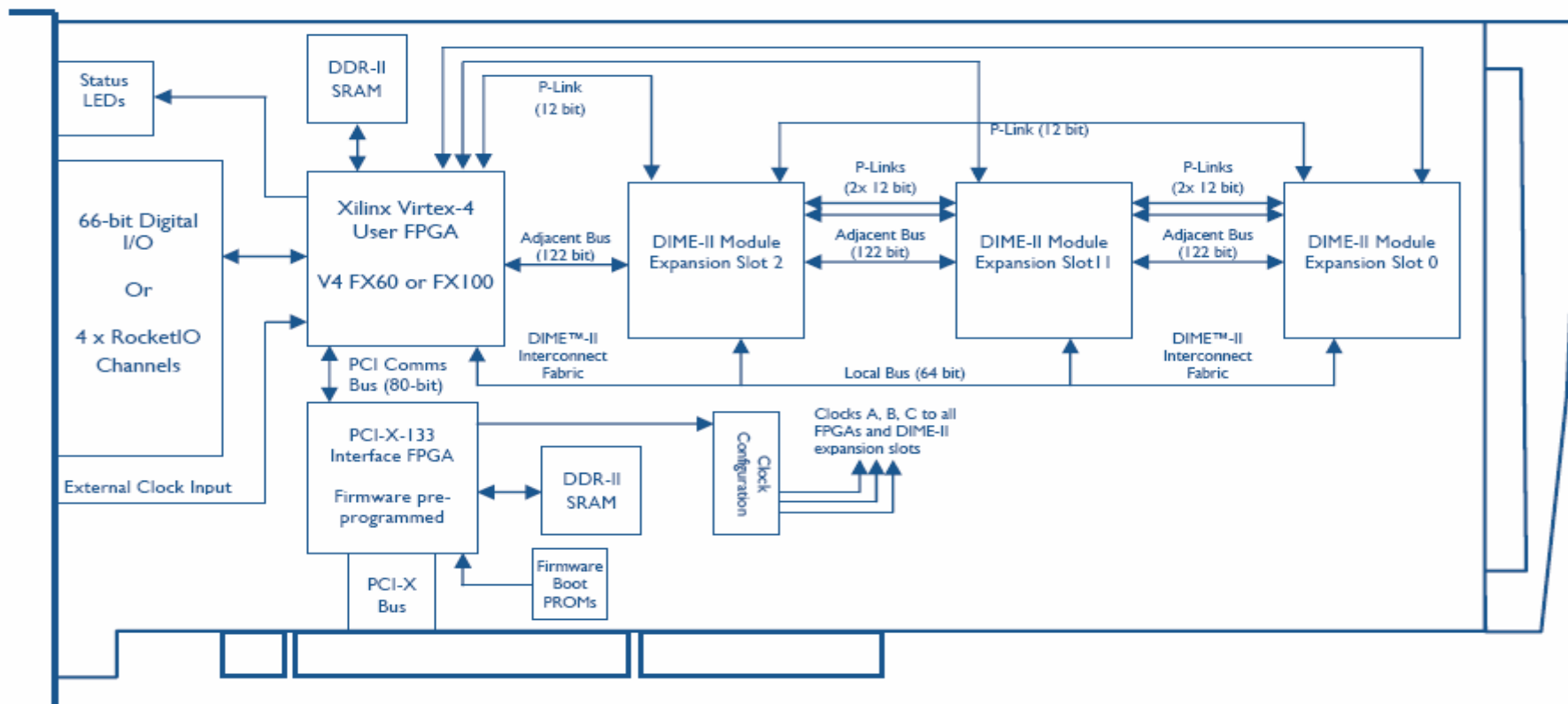
Industry-standard PCI-X-133 interface

新製品

BenNUEY PCI-X マザーボード



Functional Diagram






PC104 マザーボード

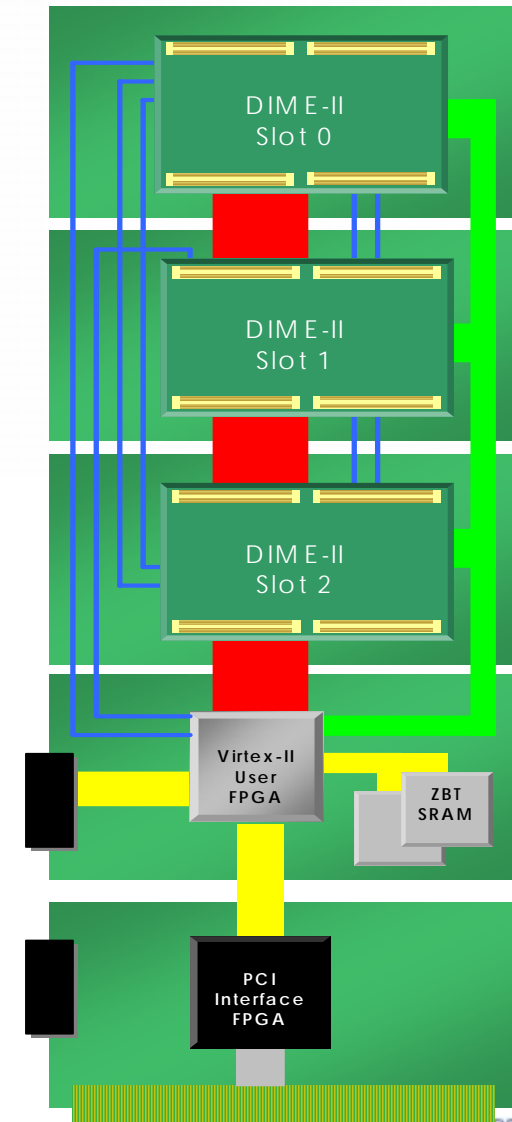
BenNUEY PC104

BenNUEY-PC104

- »5 スロット PC104サイズ
- »ユーザFPGA : XC2V3000-XC2V8000
- »3 モジュールスロット
- »8 MBytes ZBT SRAM
- »SCSIコネクタ



	Local Bus and GPIO – 64+21 bits / 66MHz
	P-Links – 12 bits / 100MHz
	Adjacent Bus – 122 bits / 100-166MHz

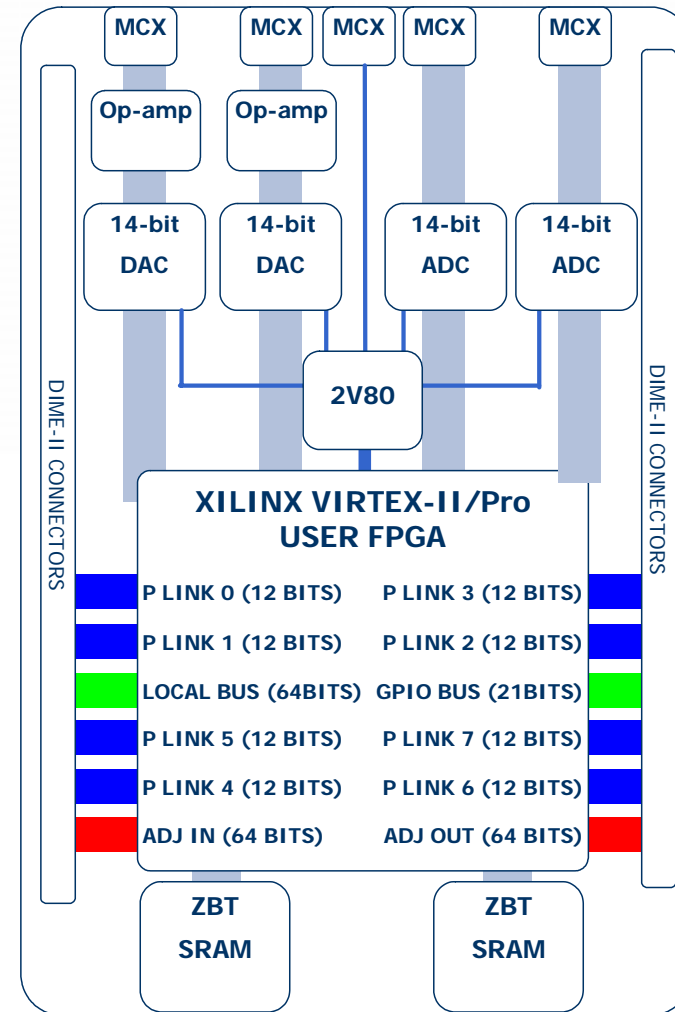


DIME II モジュール

BenADDA

BenADDA: アナログモジュール

- » 2V3000, 2V6000, 2V8000, 2VP50, V4
- » ADC: 2チャンネル
 - » 14-bit 分解能
 - » 105MSPS
- » DAC: 2チャンネル
 - » 14-bit 分解能
 - » 160MSPS
- » 多数のクロック源をサポート
 - » 内部OSC
 - » 外部クロック入力
 - » DIME M/Bクロック供給
- » 8MBytes ZBT SRAM
 - » 2x 32-bit データバス
 - » 最大周波数 = 166MHz
 - » 2 バンク独立



新製品 DIMEII モジュール BenADC



»BenADC : アナログモジュール

»4VSX55, 4VLX100, 4VLX160

»ADC: 4チャンネル

»12-bit 分解能

»250MSPS

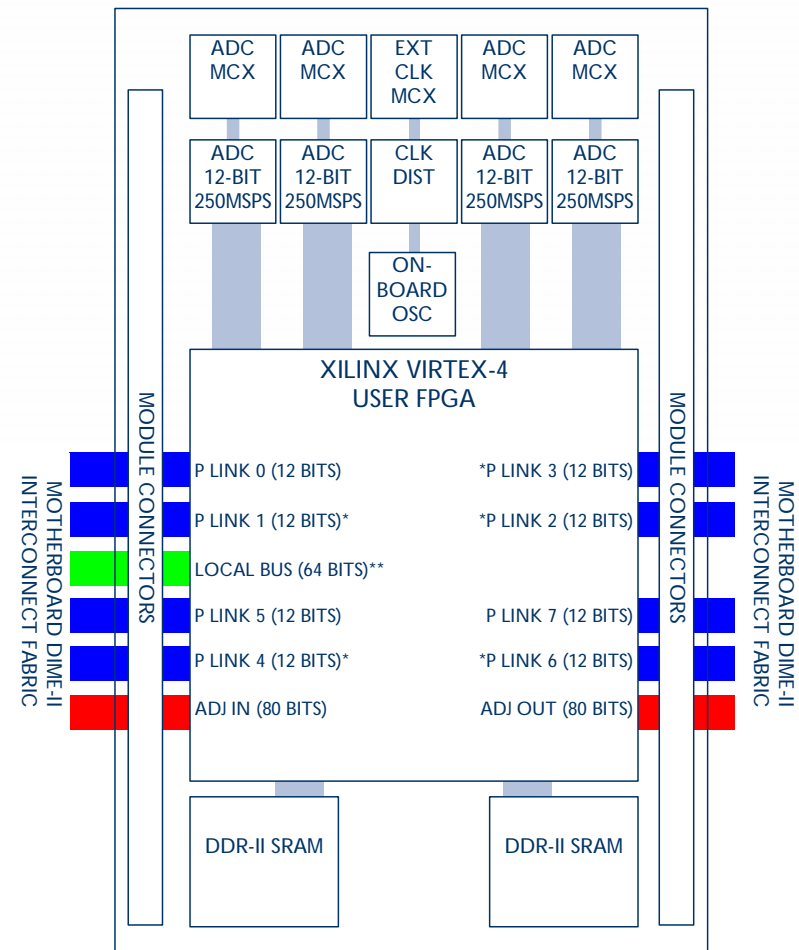
»Xilinx Virtex-4 搭載

»16 Mbytes DDR-II SRAM

2バンク独立

»ADCの高速なデータをダブルバッファでメモリに転送。

»DDR-II SRAM FPGA IPコアを提供



*Not supported on XC4VSX55 **32 bits on XC4VSX55

All DIME-II buses are bi-directional. Where a bus name implies a direction in/out, this is just a conceptual name and the bus can be used in either direction. Single-ended LVTTTL and Differential LVDS signalling are supported.

DIMEII モジュール BenDATA-V4

»BenDATA-V4: 大容量メモリ搭載

»SX55, LX100, LX160 FPGA

»16MBytes DDR-II SRAM

»2x 32-bit データバス

»最大転送500Mbps

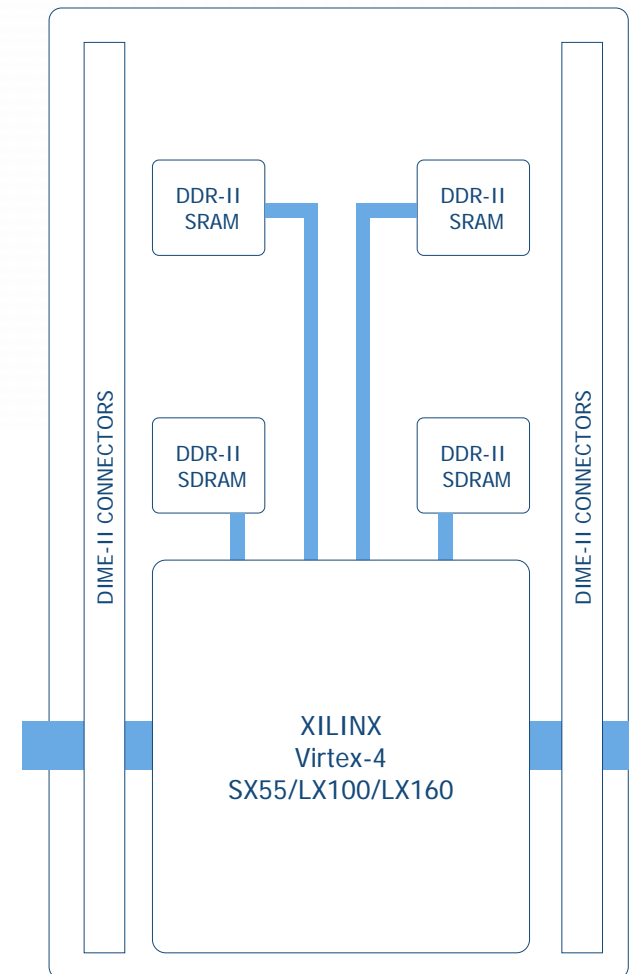
»2 バンク独立

»1GBytes DDR-II SDRAM

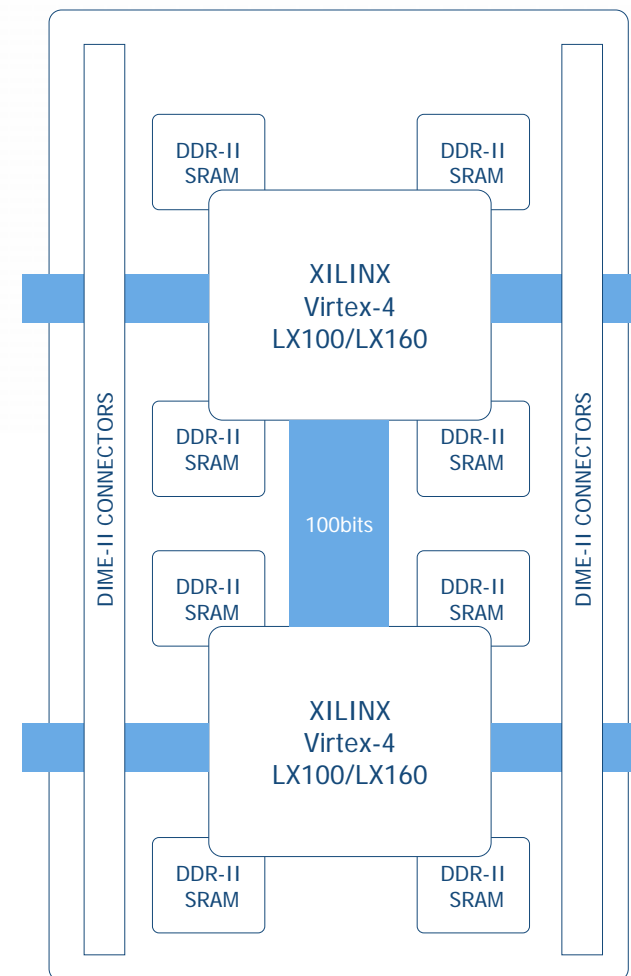
»2x 16-bit データバス

»最大転送500Mbps

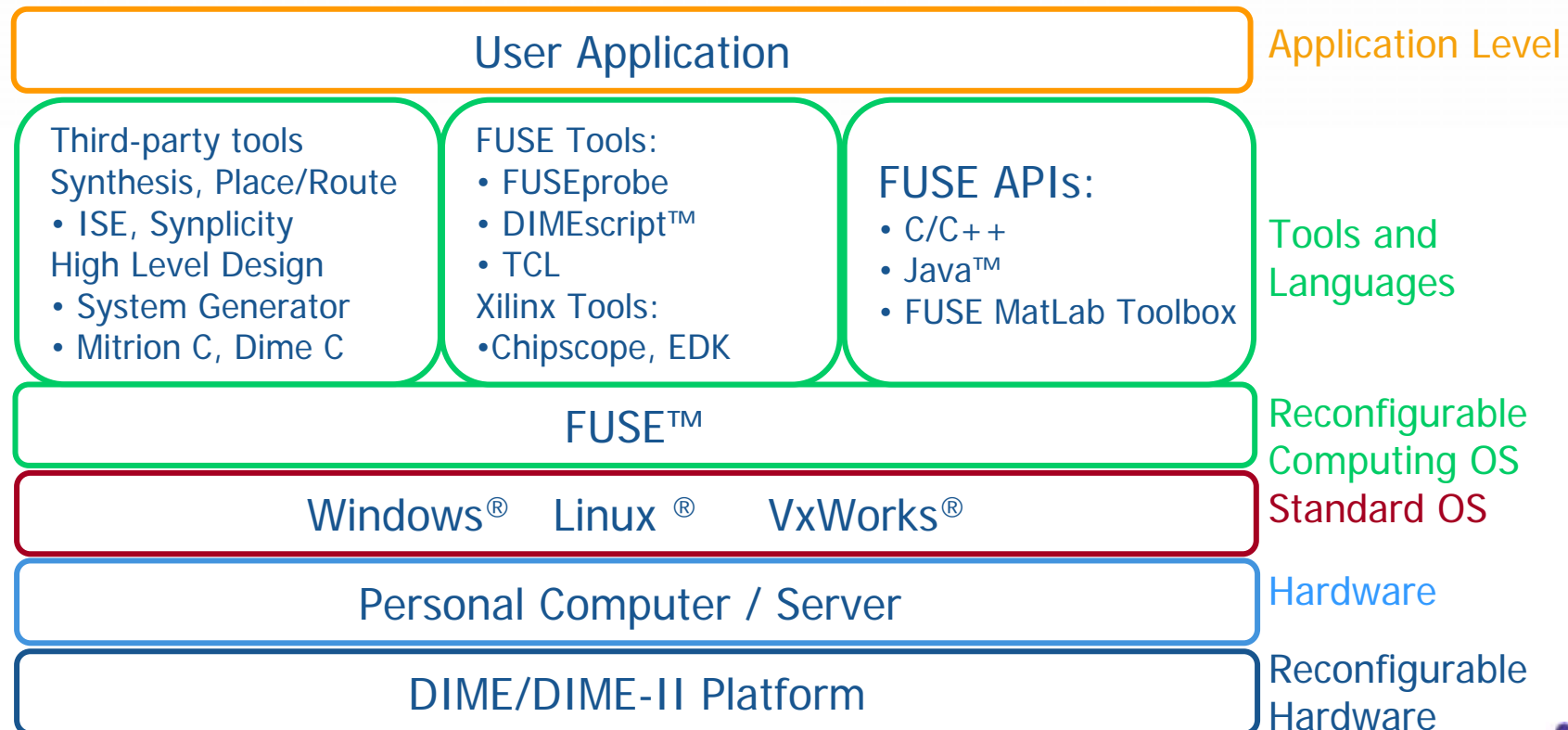
»2 バンク独立



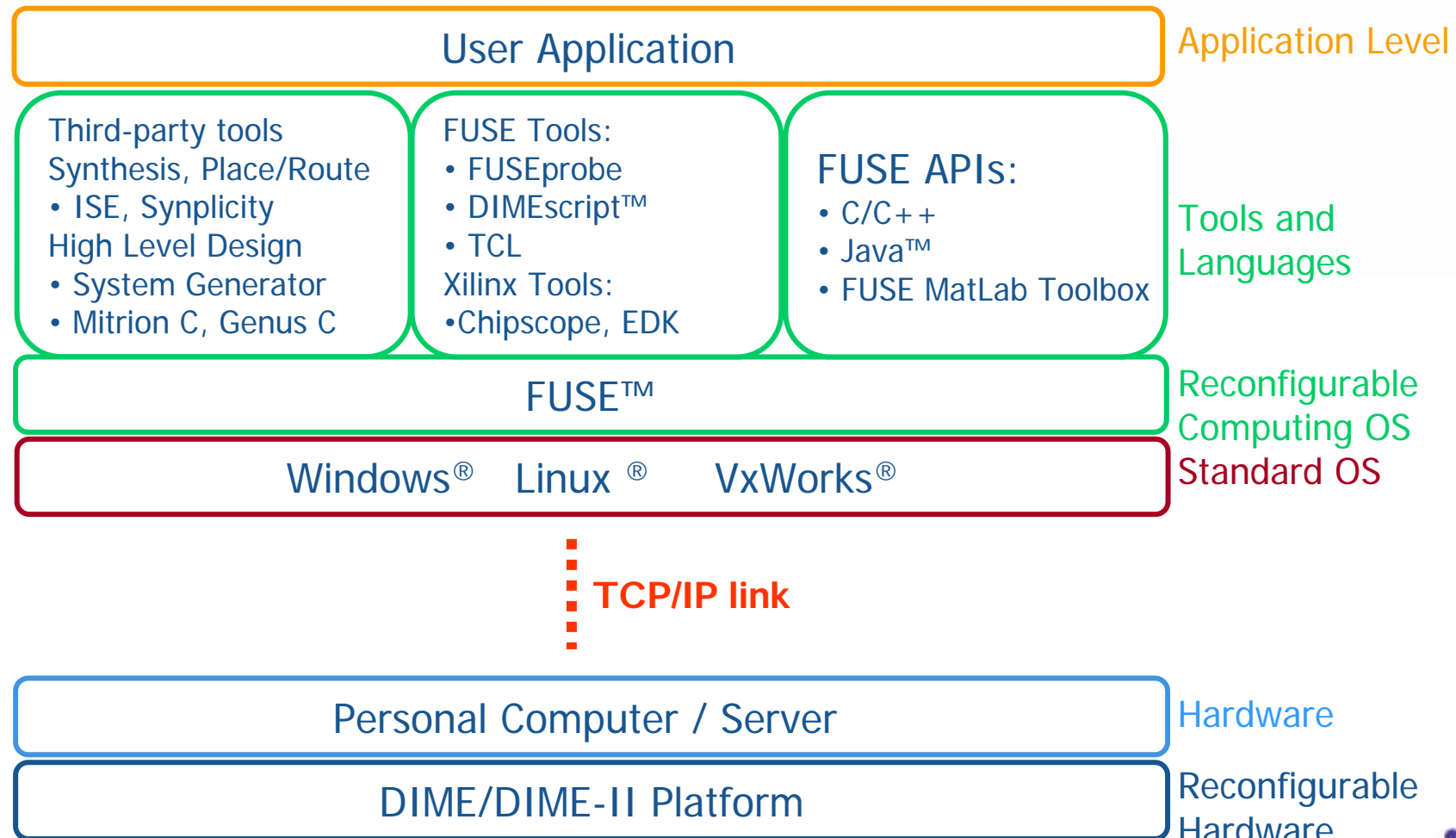
- » BenBLUE-V4 : 複数FPGA搭載
 - » 2個のFPGA搭載 LX100, LX160
 - » 64 MBytes DDR-II SRAM
 - » 8x 32-bit データバス
 - » 最大転送500Mbps
 - » 8 バンク独立



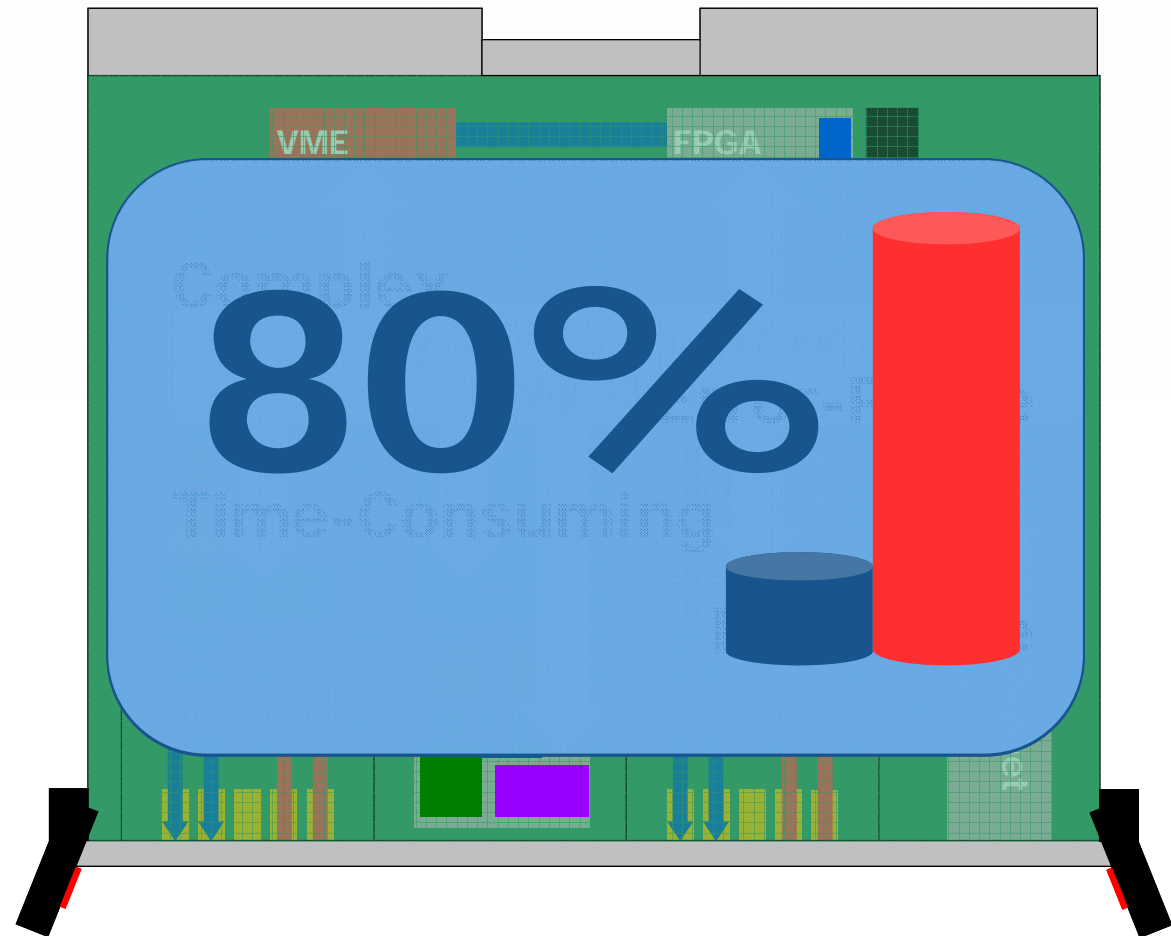
- » FUSEがDIME-IIハードウェアアーキテクチャをサポート。
- » FPGAのBitstreamをロードするソフトウェア
- » APIライブラリ: ホストPCやSBCへのデータ通信
 - » C/C++, Matlab, JavaやTCLからの操作



» リモート操作環境をサポート



- » 多数の機能ブロック間をどのようにデータ転送するか？
- » 現実には、FPGA設計の時間の中で80%がデータ転送の設計に費やされています。



DIMEtalk



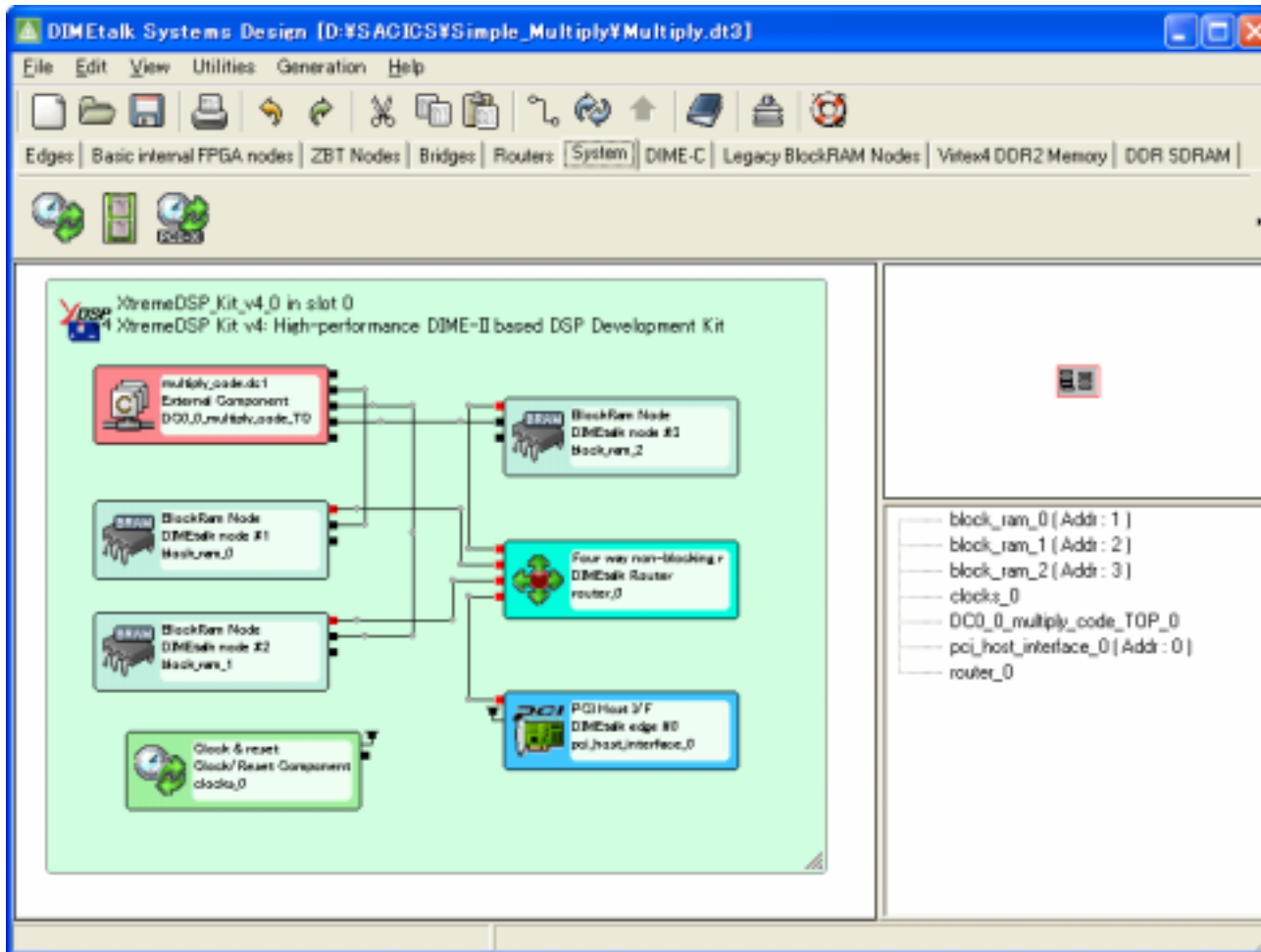
多数のFPGAを搭載するシステムに対して
ユーザのアプリケーション開発が容易になる
統合開発環境

ハードウェアがアイコン化された機能ブロックで表現

複数のFPGA間を渡るユーザが開発した機能ブロックや
メモリ、I/Oをアイコンを接続するのみで簡単にデータ転
送を実現

ユーザアプリは、VHDL記述やサードパーティーのツ
ールで構築可能です。更には標準C言語を合成する
DIME-Cと呼ばれるオプションも用意。

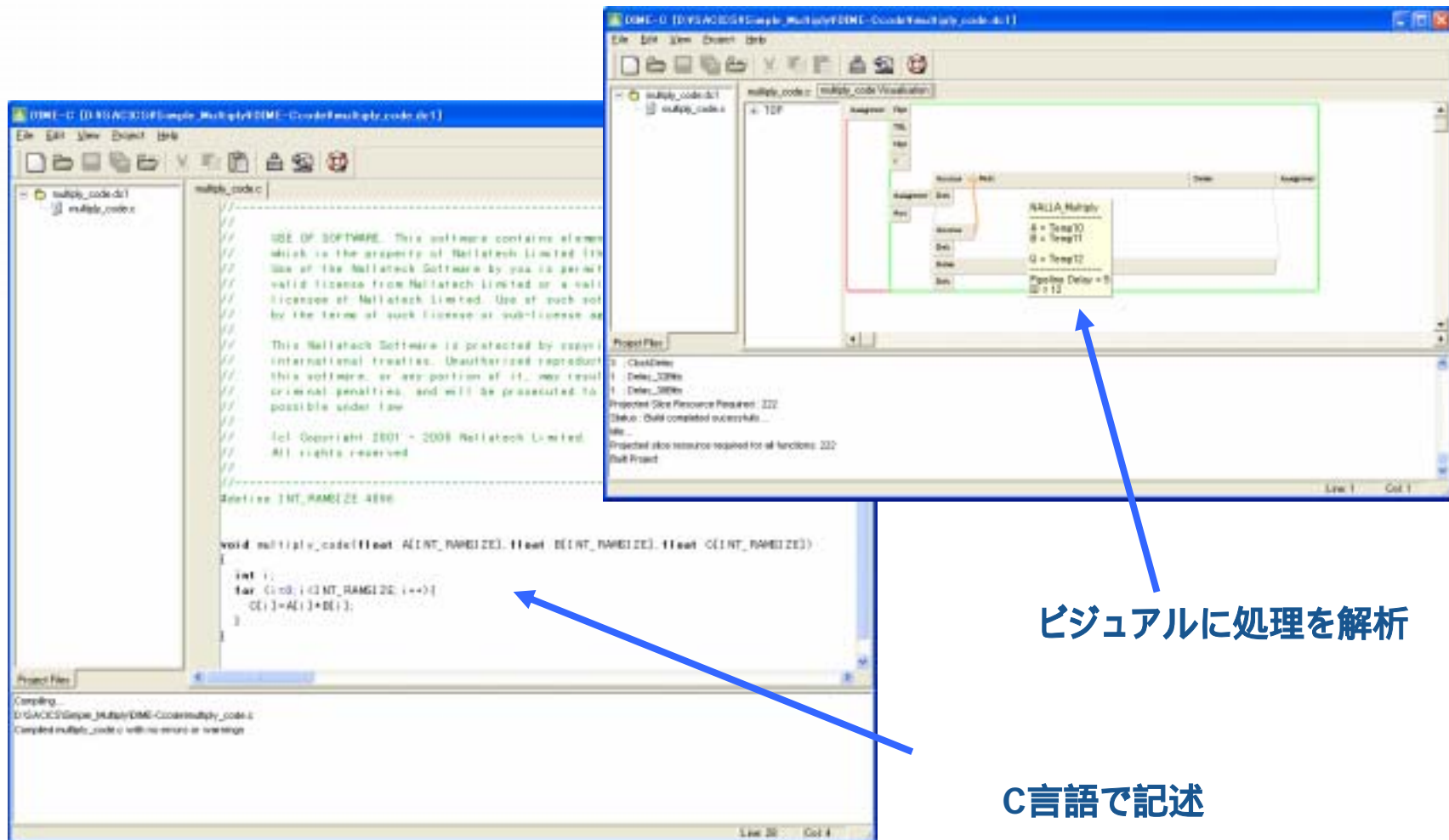
DIMeTalk 1-画面



GUIで操作するだけで
データ転送を実現します。

DIME-Cとは？

» C言語でのロジック設計をサポート



The image displays two windows from the DIME-C IDE. The left window shows the source code for a C program named 'multiply_code.c'. The code includes a copyright notice for Nallatech Limited (2001-2008) and a function 'void multiply_code(float A[INT_RAMSIZE], float B[INT_RAMSIZE], float C[INT_RAMSIZE])' that performs element-wise multiplication of two arrays. The right window shows the hardware visualization of the same code, with a central block labeled 'NALLA Multiply' and various input/output ports. A blue arrow points from the C code to the hardware visualization, and another blue arrow points from the hardware visualization to the text 'ビジュアルに処理を解析'.

Project Files

```
0 - C:\dems  
1 - Dime_239ns  
1 - Dime_289ns  
Projected Size Resource Required: 222  
Debug: Build completed successfully...  
All...  
Projected also resources required for all functions: 222  
Build Project

Line 1 Col 1



Project Files



```
0 - C:\dems
1 - Dime_239ns
1 - Dime_289ns
Projected Size Resource Required: 222
Debug: Build completed successfully...
All...
Projected also resources required for all functions: 222
Build Project

Line 30 Col 4

Compiling
D:\NACCS\Simple_Multiply\DIME-C\src\multiply_code.c
Compiled multiply_code.c with no errors or warnings

Line 30 Col 4


```

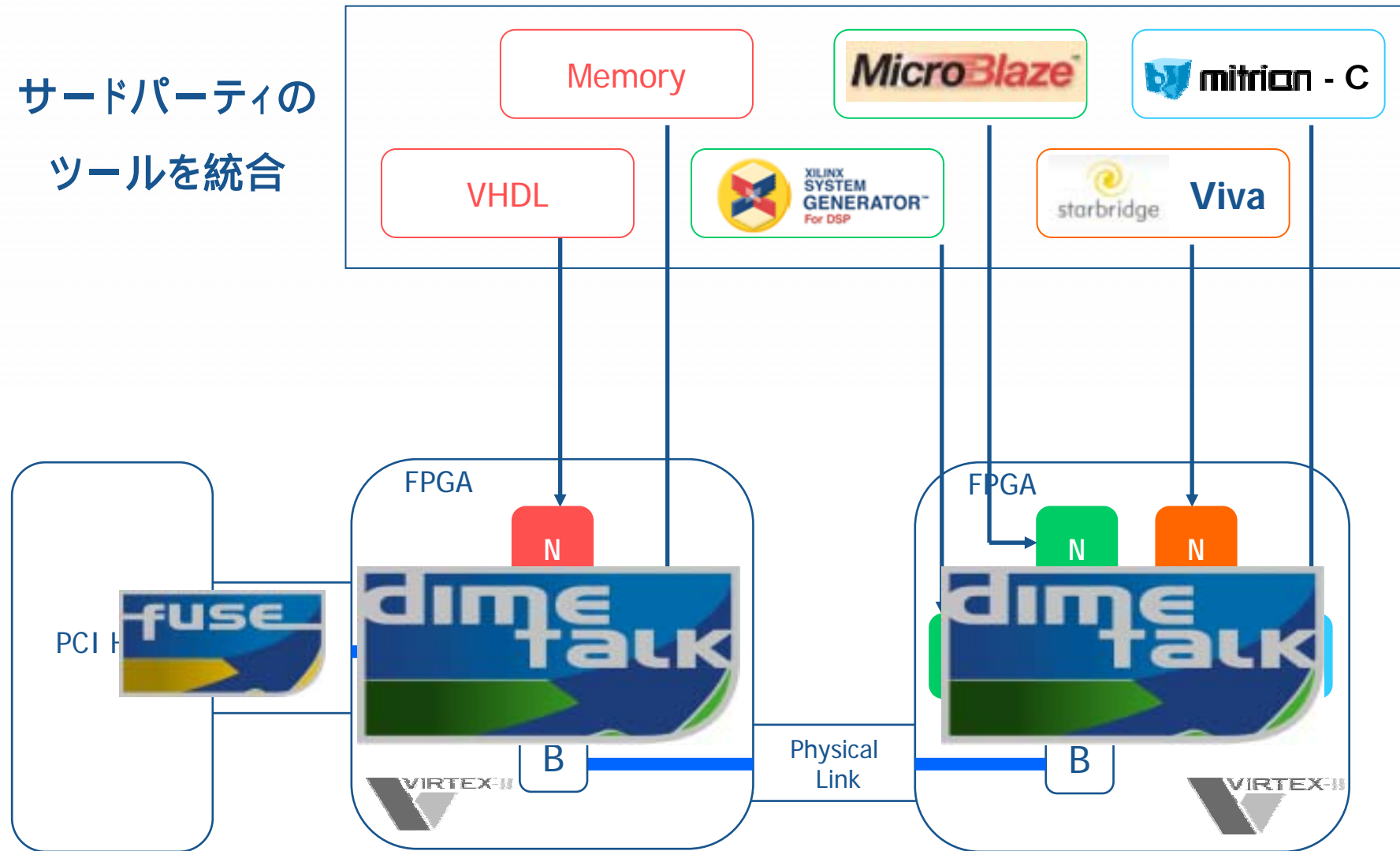

```

ビジュアルに処理を解析

C言語で記述

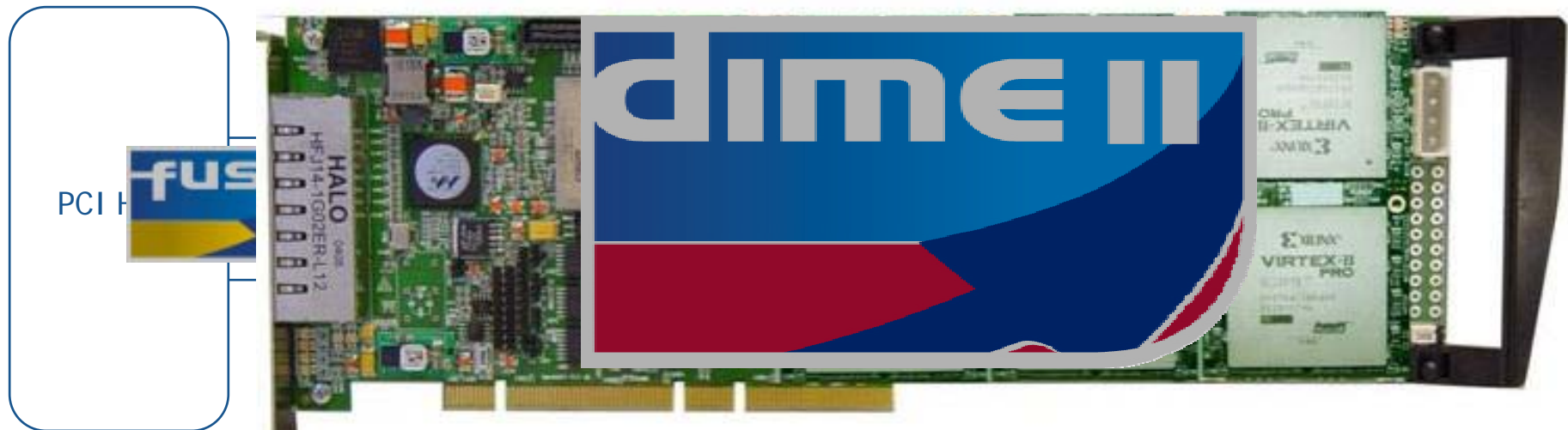
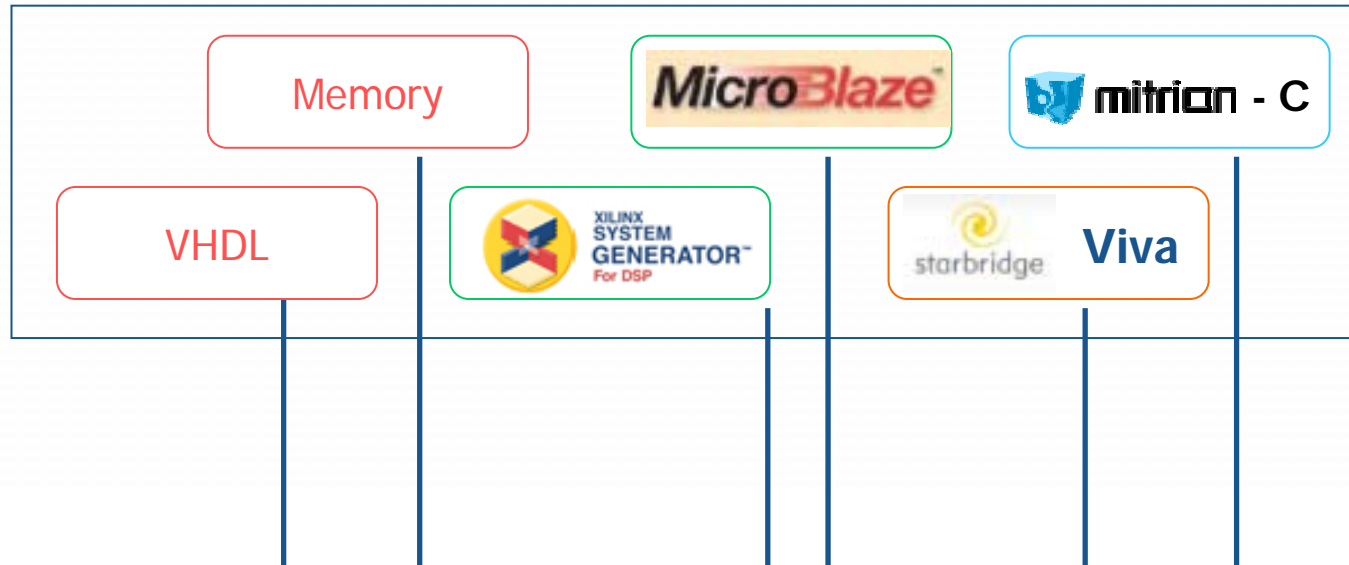
FPGA Communications and Tool Support

サードパーティの
ツールを統合



Accelerated Hardware Implementation

サードパーティの
ツールを統合



関連の情報は、

www.nallatech.com

国内窓口は、

株式会社アイダックス が担当致します。

連絡先: 〒167-0053

東京都杉並区西荻南 2-6-15

サンパレス 2F

TEL : 03-6762-1210

FAX : 03-6762-1211

Email : info@idaqs.jp

WEB : <http://www.idaqs.jp>



自社開発製品：データ収集再生装置



- アプリケーション：
- 移動体通信
 - 衛星通信
 - CATV
 - xDSL

ベースバンド信号の
無線方式研究

復調の研究で
生データを
解析したい

- ・高速ADがない
- ・メモリでは容量不足
- ・開発には時間がない

AD&DA: 14bit,100MSPS,2ch
14bit,50MSPS,4ch

3.0TBytes最大

高速AD & DA

大容量RAID

PCDAQ
データ収集再生装置

